

数字 Costas 环的 matlab 仿真及其 FPGA 实现

田 嘉,王 伟,史平彦

(中国空间技术研究院 西安分院,陕西 西安 710100)

摘 要: 基于锁相环的模型,研究了数字 Costas 环的结构和性能.首先介绍了 Costas 环的基本原理及数学模型,其次使用 matlab 编程的方法实现了软件上的仿真,最后在 Quartus II + ModelSim 环境中用 VHDL 语言实现了该算法.仿真和实验结果表明,该 Costas 环路具有十分优良的性能.

关键词: Costas 环;载波同步;matlab 仿真;FPGA

中图分类号: TP391

文献标识码: A

文章编号: 1000-7180(2011)11-0069-03

Simulation of Matlab and Implementation of FPGA Platform on Digital Costas Loop

TIAN Jia, WANG Wei, SHI Yan-ping

(China Academy of Space Technology (Xi'an), Xi'an 710100, China)

Abstract: This article work over the structure and capability of Costas loop on the basis of the model of Phase-locked loop. Firstly, principle of Costas loop and mathematic model are presented. Secondly, matlab program is used to achieve the software simulation. Finally, in Quartus II + ModelSim environment, VHDL language is used to implement the algorithm. Simulation and experimental results show that high performance can be achieved using this kind of all-digital Costas loop.

Key words: Costas loop; carrier wave in phase; matlab simulation; FPGA

1 引言

载波同步又称载波恢复,即在接收设备中产生一个和接收信号的载波同频同相的本地振荡,供给解调器作相干解调用.目前随着导航,通信,测控的发展,对数字接收机的要求也越来越高.因此,相干解调中相干载波的获取的精确程度对于通信的质量有着十分重要的影响,而载波同步是实现相干解调的先决条件,所以设计高性能的 Costas 锁相环就显得尤为必要.

2 Costas 环原理

Costas 环又叫同相正交法^[1],它的原理框图如图 1 所示.由图可见, V_1, V_2 为 NCO 产生的两路互为正交的载波,其分别和输入信号相乘,经过低通滤波器后便得剥离载波后的基带信号,即 V_5 和 V_6 . 它

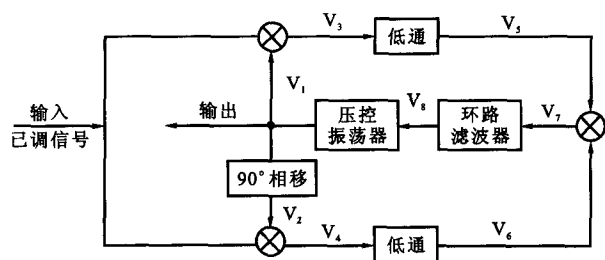


图 1 Costas 环原理图

们再相乘的目的是为了消除调制信号的影响,最终 V_7 经过环路滤波器便可以得到仅与相位差有关的控制压控,从而可以准确的对压控振荡器进行调整.

以下从理论上对 Costas 环的工作原理^[2]进行说明,设输入信号为 $m(t)\cos\omega_c t$,则:

$$\begin{aligned} v_3 &= m(t)\cos\omega_c t\cos(\omega_c t + \theta) \\ &= \frac{1}{2}m(t)[\cos\theta + \cos(2\omega_c t + \theta)] \end{aligned} \quad (1)$$

$$\begin{aligned} v_4 &= m(t) \cos \omega_c t \sin(\omega_c t + \theta) \\ &= \frac{1}{2} m(t) [\sin \theta + \sin(2\omega_c t + \theta)] \end{aligned} \quad (2)$$

经低通滤波器后的输出分别为:

$$v_5 = \frac{1}{2} m(t) \cos \theta \quad (3)$$

$$v_6 = \frac{1}{2} m(t) \sin \theta \quad (4)$$

将 v_5 和 v_6 在相乘器中相乘,得:

$$v_7 = v_5 v_6 = \frac{1}{8} m^2(t) \sin 2\theta \quad (5)$$

当 $m(t)$ 为 BPSK 调制时, $m^2(t) = 1$, 当 $m(t)$ 为其他调制方式时 (QPSK, 16QAM, 32QAM 及以上), 则 $m^2(t)$ 可以分解为交流分量和直流分量, 一般当锁相环用于载波提取时, 其带宽会取的很小, 因此 $m^2(t)$ 中的交流分量会被滤除, 只剩下直流分量. 由上分析, V_7 可近似如下:

$$v_7 \approx K_d \sin 2\theta \quad (6)$$

式中的 θ 为输入信号载波与 NCO 输出信号的相位差, 当 θ 较小时:

$$v_7 \approx 2K_d \theta \quad (7)$$

可以看出, V_7 和 θ 近似成正比, 经过环路滤波器的滤波, 输出值用于调整 NCO 输出信号的相位, 最后使相位误差趋近于 0, 这样 NCO 的输出载波就是所需要提取的载波.

此时, VCO 的输出 $v_1 = \cos(\omega_c t + \theta)$ 就是所需要的同步载波, 而 $v_5 = \frac{1}{2} m(t) \cos \theta \approx \frac{1}{2} m(t)$ 就是解调输出.

3 Costas 环的 matlab 实现

此仿真采用的环路滤波器是二阶环^[3], 三阶环一般用于对加速度的跟踪, 虽然精度较高但是对硬件水平的要求也较高, 此实验条件下, 二阶环已经可以较好的满足要求, 所以出于简化硬件的考虑, 确定取环路滤波器的阶数为 2 阶.

取环路滤波器参数如下:

$$C_1 = \frac{8\xi\omega_n T}{K_d K_o (4 + 4\xi\omega_n T + (\omega_n)^2)} \quad (8)$$

$$C_2 = \frac{4(\omega_n T)^2}{K_d K_o (4 + 4\xi\omega_n T + (\omega_n)^2)} \quad (9)$$

式中环路的等效噪声带宽 B_L ; 环路固有振荡频率 $\omega_n = \frac{8\xi B_L}{4\xi^2 + 1}$, K_d 为鉴相器增益, K_o 为 NCO 增益, ξ 为阻尼系数, T 为积分时间.

经计算得:

$$C_1 = 153.7130;$$

$$C_2 = 6.1498;$$

输入信号: $m(t) = a(t) * \cos(\omega_c t + \theta)$

其中, 输入的数据 ($a(t)$) 为速率为 32kHz 的 NRZ 码, 载波频率 (f_c) 为 128kHz.

采样频率: 12MHz.

Costas 环的载波同步仿真如图 2 所示.

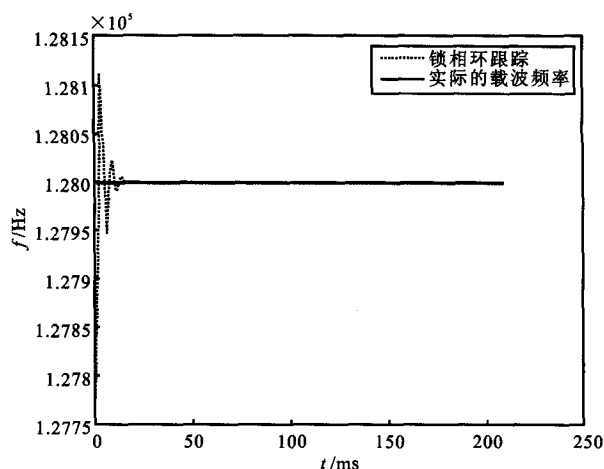


图 2 Costas 环的载波跟踪

由图 2 可以看出, 在第 15ms 就完成了载波频率的跟踪.

为了衡量载波同步的好坏, 引入评价因子:

$$p = \text{abs}(\text{real_fc} - \text{mean_freq}) / \text{real_fc}$$

real_fc 为实际载波频率, 在此为 128kHz.

mean_freq 为每时刻生成的本地载波频率的均值.

本次仿真的 $p = 4.6580 \times 10^{-6}$, 所以通过数学仿真, 说明本 Costas 环的性能较好.

4 Costas 环的 FPGA 实现

本系统由 VHDL 语言进行设计^[4], 硬件选择 EP2C5Q208C8 芯片. 系统由 FIR 滤波模块, 低通滤波模块, 误差相乘模块, 正交分量相乘模块, DDS 模块组成. FPGA 实现后的顶层结构如图 3 所示.

仿真图形如图 4、图 5 所示. 其中图 4 为环路锁定后的波形, 图 5 为放大图形.

可以看出, Costas_out 输出频率已经稳定, 压控振荡器的输出电压也趋于恒定, 因此说明此环路已经很好的锁定.

5 结束语

文中对 Costas 环进行了理论分析, 数学仿真以及 FPGA 实现, 证明了所设计的 Costas 环的性能较

好,对以后数字锁相环的发展有着指向作用,具有较强的实用价值.

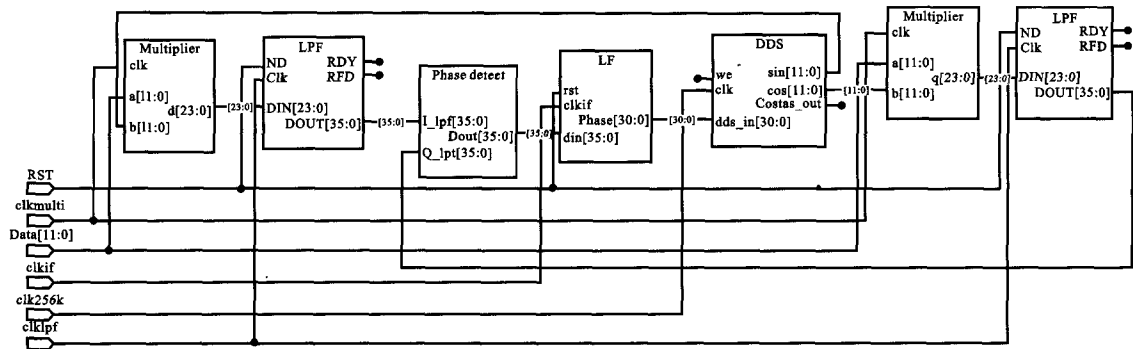


图 3 FPGA 实现后的顶层结构图

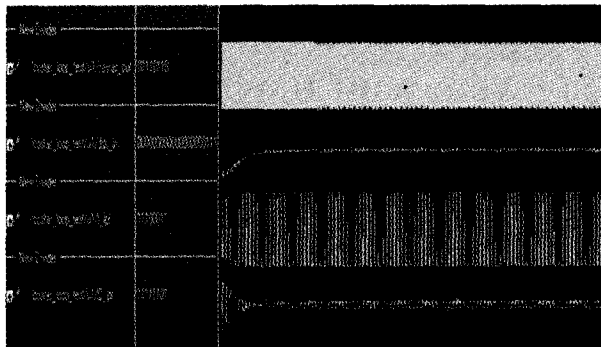


图 4 环路锁定后的波形

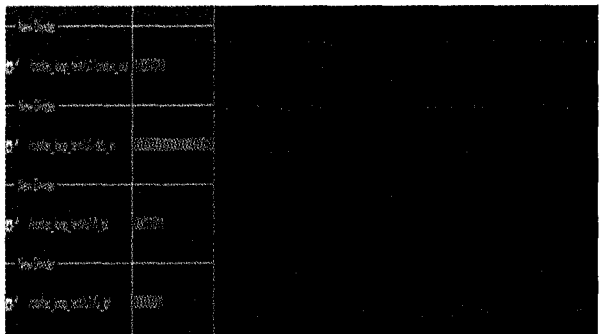


图 5 环路锁定后的波形放大图

参考文献:

[1] 曹志刚,钱亚生. 现代通信原理[M]. 北京:清华大学出版社,1992.

[2] 封小钰,鄢文飞,刘必刚. 数字 Costas 环在 FPGA 中的实现[J]. 武汉理工大学学报:交通科学与工程版,2010,34(4):831-833.

[3] 吴华明,苏雁泳,刘爱军. 锁相环与锁频环在数字 Costas 环中的应用[J]. 科学技术与工程, 2010,10(19):4645-4650.

[4] 田耘,徐文波,张延伟,等. 无线通信 FPGA 设计[M]. 北京:电子工业出版社,2008.

作者简介:

田 嘉 硕士研究生. 研究方向为通信与信息系统.

王 伟 高级工程师. 研究方向为导航、测控.

史平彦 硕士生导师. 研究方向为通信与电子信息.